

東北大学未来情報産業研究館プロジェクト

—その3 静電気対策—

長谷川清光* 大見忠弘** 山田高久*** 鈴木宏和****

東北大学未来情報産業研究館は、最高レベルの半導体の研究開発・製造をするため Fluctuation Free Facility (FFF) の実現を目指して建設された。

本報告では、FFFを実現するための静電気防止技術の概要と接地方式の概念について説明するとともに、適用した静電気防止対策の実例とその帯電防止性能の測定結果について報告する。

キーワード：静電気, 帯電, 電位, 半導体工場, 接地

1. はじめに

本研究館は、最高レベルの半導体の研究開発・製造を行う最先端研究施設で、半導体の超微細加工を可能にするため、「バラツキ、変動、揺らぎのいっさい存在しない施設」Fluctuation Free Facility：FFFの実現をめざして建設された。

半導体製造工程において静電気対策は重要な検討要素である。これは、静電気による塵埃の建物内装材への付着によるクリーン度の低下やウェハーやチップへの付着が原因で発生する半導体素子の損傷、放電時の電磁波による半導体素子の不安定性や機器の誤動作など製品の信頼性低下および歩留り低下を引き起こすため、製造加工工程における静電気除去の方式が数多く提案され、半導体工場等に適用されている¹⁾。本研究館のFFFにおいても静電気対策を目的として、設計段階から帯電防止性能を有する建材を選定し、表面電位の上昇が一定電圧以上にならないよう考慮した設計がなされている。

さらに、静電気防止対策では、帯電防止を実施するとともに帯電した静電気を電流として大地に逃がす対策も必要になる。接地に関しては、内線規程により目的別に抵抗値が規定されている。しかし、これらは異常電流による人体への危険性の防護や機器の破壊防止を主目的としているため、本研究館のように微少の電氣的揺らぎや静電気の除去が必要な用途には対応できない。

そこで、本研究館では雷や雷サージから人体と機器を保護するための避雷針接地を敷設するとともに、避雷系とは電氣的に独立したEMC接地²⁾を敷設している。特に、EMC接地は静電気除去とFFF内機器間の接地となるため、各接地間の電位差の低下を目的とした等電位接地システムを採用し、FFF内での電氣的なゆらぎの

低減を図っている。

本報は、静電気防止対策技術の概要と接地システムの概念について説明するとともに、適用した静電気防止対策の実例とその帯電防止性能の測定結果について報告する。

2. 静電気防止対策

2.1 半導体製造工程における静電気対策の必要性

半導体製造工程における静電気対策は、デバイスの集積度が低い段階では、静電気放電(ESD:Electrostatic Discharge)によるデバイスの破壊、性能劣化に対するものであったが、本施設の様な超微細加工の必要性や集積度の増加に伴い、制御しなければならない粒子径が小さくなるにつれ、ウェハーの微粒子汚染やデバイスの歩留り低下への影響も考慮する必要性が増してきた。

一般に、半導体クリーンルームは低湿度(40~45%RH)で運転される。さらに、ウェハーとの接触による発塵防止や耐薬品性の要求から絶縁体であるプラスチック製の機材が多用される。このため、ウェハーの帯電電位は数千Vに達することもある。一方、ウェハー1チップ当たりの集積度の増加は絶縁酸化膜の薄膜化につながるためESDに対する耐性は減少傾向にあり数十Vで絶縁破壊に到るとの報告がされている³⁾。

2.2 静電気防止対策の考え方

半導体製造工程での静電気防止対策の方法は大別して「除電対象物を導電化し、接地により静電気を大地に放出する方法」と「イオナイザー、軟X線等を用いて空気イオンにより帯電体上の電荷を中和する方法」がある。

本研究館では、FFF内の除電対象物である壁・床・天井等の内装表面を導電化し、接地により静電気を大地に放出する方法を採用した。この方式により清浄空気と接触する全ての内装表面の帯電電位を低くし、さらに発生した静電気を安全に速やかに除去させる事が可能とな

* 技術研究所 先端技術研究グループ

** 東北大学未来科学技術共同研究センター客員教授

*** 建築本部 事業企画推進部プロジェクト推進グループ

**** 技術研究所 室内環境研究グループ

る。また、内装表面の導電化は、清浄空気と接触する面の表面帯電電位を、デバイス破壊の耐性レベルよりも充分低いと考えられる5V以下（室内相対湿度45%）に抑制することを目標値とした。

表面帯電電位は、室内中の塵埃が空気中で摩擦帯電を生じ、床壁面へ付着した電荷量と接地への逃げの平衡状態として生じる。今回の床壁面の状態はFig. 1の電気回路としてモデル化出来る。

また、表面電位は電荷量（Q）、容量（C）と次の関係にある。

$$Q = CV \quad V = Q/C \quad (Q : \text{coulomb} \quad C : \text{farad})$$

更に電荷は接地に次式の時定数で減衰する。

$$\tau = RC \quad (\tau : \text{時定数} \quad R : \text{抵抗} \Omega)$$

Fig. 1から各部材の電気的特性を考えると、表面電位（V）はTable 1の様を考えることが出来る。

Table 1より室内表面でR1=小（導電性）、構造体でR2=小（構造体接地）を実現し、更に室内表面と構造体が電気的に導通していればC1, C2の大小にかかわらず表面電位を低く抑える事が可能であり、今回の設計思想である。

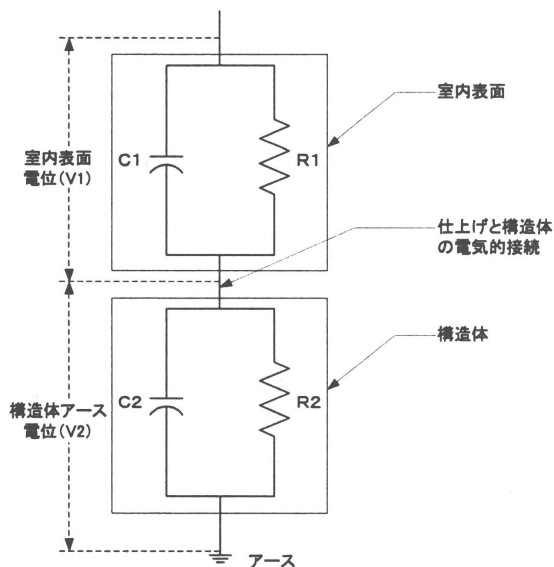


Fig. 1 電気回路モデル

Table 1 部材の電気特性と表面電位

構造体		室内表面		表面電位	備考
R2	C2	R1	C1	V	
小	—	小	大	小	設計思想
	—		小	小	

* : —は大小に依存しない

2.3 構造体接地

本研究館では電源電圧の電氣的ゆらぎを最小限に抑えるための対策として、独自の接地方式を導入している。採用した接地は、1) 雷防護である避雷針接地、2) 精密機器保護を目的としたEMC接地の2つに大別される。

避雷針接地は、雷害から人体、建物、機器を防護することを目的としている。このため、落雷時に確実に避雷針に落雷させるため、雷雲発生時に突針からイオンを放出し雷を呼び込む誘雷方式避雷針とするとともに、落雷により発生した雷電流が後述するEMC接地に流入することを防止するため、一般的な避雷針から躯体を介して接地極に電流を流す方式は取らず、完全な独立配線として避雷針用接地専用線を設けた。さらに、避雷針接地極からEMC接地極との電位差により、地中から雷電流が建物内に進入することを防止するため、建物（もしくはEMC接地極）と避雷針接地極を7m以上離隔することで絶縁を図っている。なお、この離隔距離は東北大学大見研究室のシミュレーションにより算出した数値である。

一方、EMC接地では、従来からのステップ接地に加えメッシュ接地を併用した。ステップ接地は接地極埋設面積1,400㎡の範囲にステップ接地極32本、建築杭（地中深さ14m）49本を接続し、建屋構造体全体接地とした。また、メッシュ接地は銅線をメッシュ上に敷設し、銅線接合部を圧着端子で圧着することで等電位メッシュを構成した。これらのステップ接地とメッシュ接地を電氣的に繋げることで接地抵抗0.08Ω以下を実現している。さらに、メッシュ接地は建屋の鉄骨柱と等間隔で電氣的に接合している。これにより構造体を電位基準点と見なし、Fig. 1に示すように内装材と構造体との接地系を構成している。Fig. 2に施設の接地コンセプトを示す。

この接地方式によりFig. 1において、構造体と地盤間の電位（接地電位V2）を抑えることで構造体の抵抗R2=小（構造体接地）を実現している。

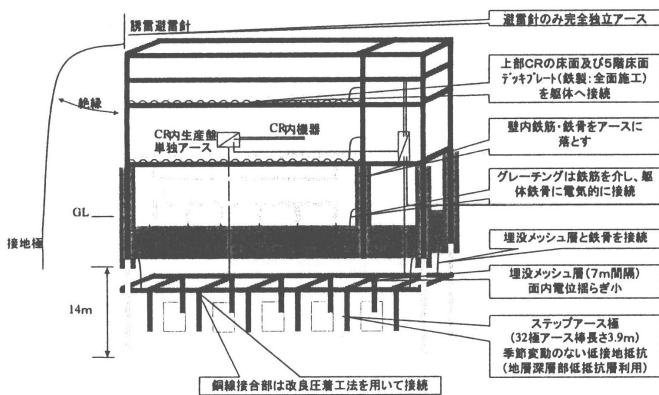


Fig. 2 接地コンセプト

2.4 室内表面と構造体の電気的接続

Fig. 1の室内表面でR1=小(導電性)を実現するため、使用するFFF内の仕上げ材料は導電性が要求される。また、材料の選定においては導電性と共にケミカル汚染対策としてアウトガスの少ない材料を選定する事が重要である。使用した主な仕上げ材料をTable 2に示す。

更に、Fig. 1を実現するため、FFF内の仕上げ材は、全て構造体に電気的に導通させる必要がある。このため、床仕上げ材、壁クロス等FFF内装部材を構成するシーリング、接着剤等の補助材料も全て導電性材料を使用し、床・壁・天井の取り合い、柱廻り等の建築各所の納まりを検討し、構造躯体の鉄骨、鉄筋、デッキプレート等の金属に確実に接地接続した。

Fig. 3に考案したFFF内装部材の構造躯体への接続の仕様例を示す。

Table 2 主な使用建材一覧表

部位	仕上げ材	表面抵抗(Ω) (NFPA法)
床 ユーティリティ071F	導電性エポキシ樹脂塗床材 (低脱ガス仕様)	$2 \times 10^5 \sim 2 \times 10^8$
床 ユーティリティ072F	導電性長尺塩ビシート (低脱ガス仕様)	$\sim 1 \times 10^7$
壁	導電性ケミカルフリークロス	$\sim 5.9 \times 10^9$
天井	導電性エポキシ樹脂塗床材 (低脱ガス仕様)	$\sim 1 \times 10^9$
鉄骨架台	導電性塗料(低脱ガス仕様)	$\sim 1 \times 10^9$

3. 帯電電位の測定

本章では、前章の方法で計画した静電気対策の検証のため実施したFFF内の内装建材の表面帯電電位測定について報告する。

3.1 測定方法

測定場所をTable 3に示す。測定は各階床、壁面は帯電電位の分布(ばらつき)を観るため、1エリアを詳細に測定した。詳細分布測定場所以外は、各構成部材のパーツ単位(例えばクロス毎)に1カ所につき5~10点計測した。

測定機器一覧表、測定機器系統図及び測定要領をTable 4、Fig. 4にそれぞれ示す。測定の読み取りは、表面電位計Model 1347内蔵出力は1V単位であるので、アナログ出力をし、デジタルマルチメータCDM-17にて少数第一位まで読み取った。また、電位の基準は、ユーティリティフロアは、柱根巻き金属部とし、プロセスフロアは幅木(ステンレス板)部をゼロ電位とした。

また、測定に際しては次の点に留意した。1) 測定器の接地端子は必ず接地し、測定時は測定者も人体接地を行った。2) 測定点とプローブのギャップ間(5mm)を常に一定にするため、調整治具(材質:ベークライト 抵抗: $10^8 \Omega$ 程度)を使用した。3) 電源用接地と測定器の接地は別に接地した。4) 測定時は、温度、湿度を計測した。

なお、測定時の室内環境条件は15℃, 65%RH~19.4℃, 54%RHの範囲で、クリーンルーム定常稼働時であったが、プロセス機器は無い状態であった。

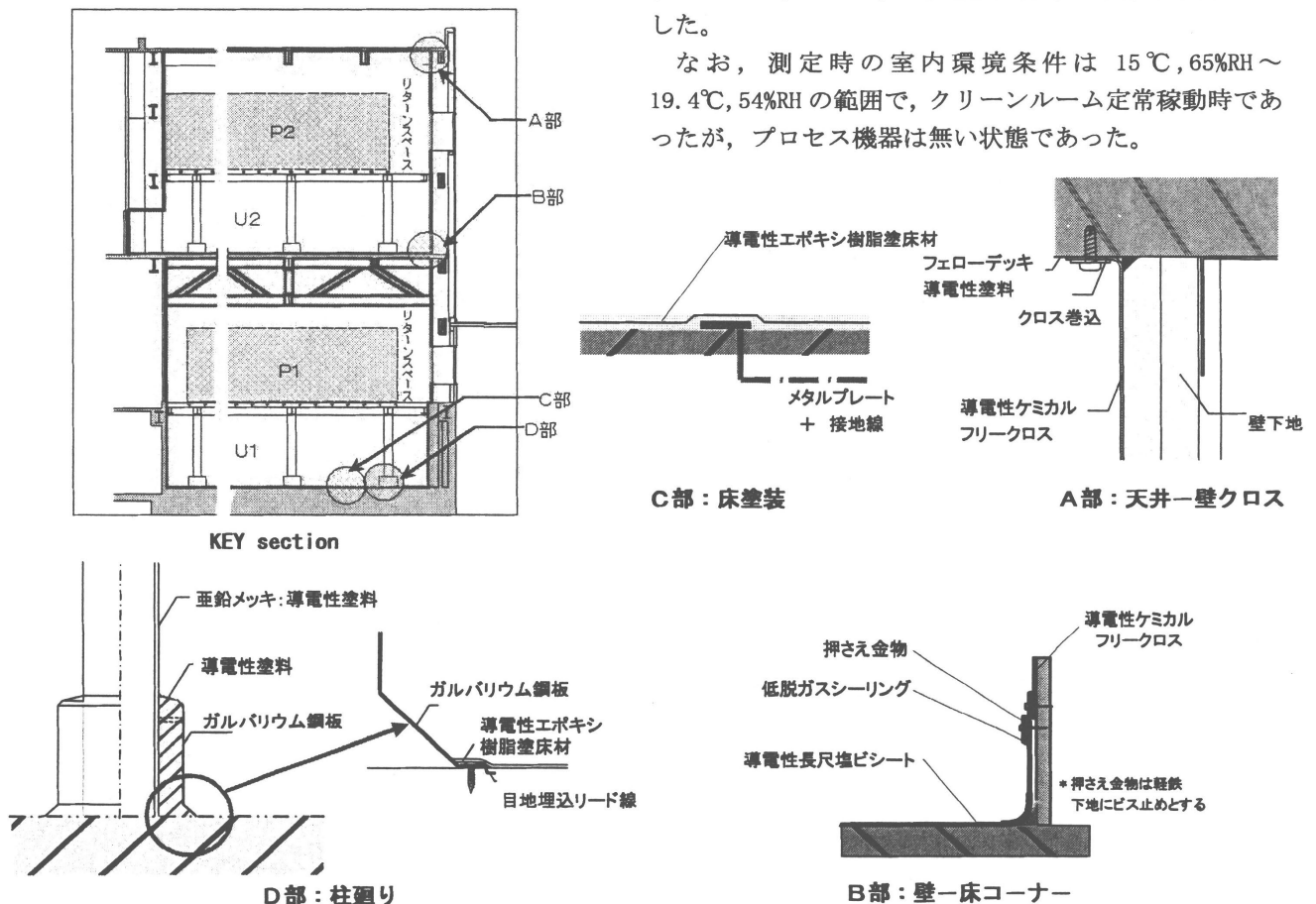


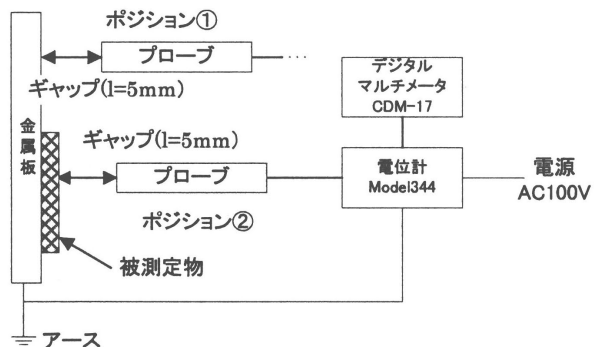
Fig. 3 FFF内装部材と構造体の接続例

Table 3 測定場所・測定点数一覧表

測定場所	部位		測定点数
U1 ユティリティフロア71F	床		359
	壁		685
P1 プロセスフロア71F	プロセスエリア	壁	595
	リターンスペース	壁	540
	露光室	塗り床	90
U2 ユティリティフロア72F	床		379
	壁		886
P2 プロセスフロア72F	プロセスエリア	壁	575
	リターンスペース	壁	585

Table 4 測定機器一覧表

使用機器	型式
表面電位計 (TREK 社)	Model 344 (精密)
デジタルマルチメータ	CDM-17
人体接地用リストバンド	—
接地線	—
接地マン式通風乾湿計	—



1. プローブを電位計のグラウンドに接続された金属板の上 (測定する時と同じ距離を取った所) に配線する。
(ポジション①)
2. ポジション①で金属板測定器のグラウンドと接続し、零電位校正を行う。
3. プローブを被測定物の上まで移動し、ポジション①で取った距離と同じかどうか確認した後、表面電位を測定する。

Fig. 4 測定機器系統図及び測定要領

3.2 測定結果と考察

帯電電位の測定結果一覧表を Table 5 に示す。測定結果は目標値 5 V 以下 (23°C, 45%RH) に対してユーティリティフロア (U1, U2) 及びプロセスフロア (P1, P2) の床表面、壁表面の帯電電位は、最大で 0.9V, 平均 0.2V であり、各測定点における測定結果のバラツキもほとんど無く目標値を満足した。また、別途実施している接地間漏洩抵抗の測定結果及び帯電電位の測定結果から、今回の設計思想である Table 1, Fig. 1 の電気回路モデルを施工面において実現することができた。

なお、今回の測定は F F F 内に生産機器や実験機器を搬入する前であり、内部熱負荷が無いため定常時の環境条件 23°C, 45%RH (絶対湿度 0.0079kg/kgD. A.) 下で実施する事が出来なく、各エリアの平均で 15°C, 65%RH (0.0075kg/kgD. A.) ~19.4°C, 54%RH (0.0068kg/kgD. A.) の雰囲気下で測定を行っている。一般に帯電防止材の電気特性は温湿度に影響を受ける事が知られている。今回使用している Table 2 の材料に関しては、導電性ケミカルフリークロス以外は湿度の影響を受けにくい材料であるので F F F 定常稼働時においても帯電電位への影響は少ないと考えられる。ユーティリティフロアの壁面及びリターンスペース壁面に使用している導電性ケミカルフリークロスはその材質上、影響を受ける事が懸念される。測定は 15°C, 65%RH ~19.4°C, 54%RH の雰囲気下で平均 0.2V の帯電電位であり、定常時 23°C, 45%RH では湿度の低下により帯電電位の上昇が考えられるが、壁面から接地への電氣的導通がとれていること、湿度の低下が比較的小さいことから帯電電位の上昇はわずかであると考ええる。ただし、今後、F F F 内の温湿度が設計条件となった時に最終確認をすることが必要である。

Table 5 測定結果一覧表

測定場所, 部位			測定位置数 測定点数	最小値 (volt)	最大値 (volt)	平均値 (volt)	測定時の温度/湿度 (平均値)
U1 ユティリティフロア71F	床		359点/16ヶ所	0.0	-0.6	-0.1	18.5°C/56%RH
	壁		685点/72ヶ所	0.0	-0.9	-0.2	19.0°C/54%RH
P1 プロセスフロア71F	プロセスエリア	壁	595点/87ヶ所	0.0	0.5	0.1	19.4°C/54%RH
	リターンスペース	壁	540点/51ヶ所	0.0	-0.6	-0.1	18.4°C/57%RH
	露光室	塗り床	90点/1ヶ所	0.0	-0.7	0.3	17.6°C/58%RH
U2 ユティリティフロア72F	床		379点/18ヶ所	0.0	-0.8	0.3	15.2°C/62%RH
	壁		886点/84ヶ所	0.0	-0.9	-0.4	15.2°C/62%RH
P2 プロセスフロア72F	プロセスエリア	壁	575点/113ヶ所	0.2	0.8	0.5	15.3°C/66%RH
	リターンスペース	壁	585点/56ヶ所	0.0	-0.5	-0.1	15.0°C/65%RH

4. おわりに

近年、半導体デバイスの物理微細化はすでに基本素子酸化膜厚の絶縁破壊電圧が電源電圧となる状況であり、ESDによるLSI破壊、またウェハー工程での塵埃吸着による損失コスト増大が問題化してきている。

今後、最先端電子デバイスの生産および実装プロセスにおいて静電気制御、帯電防止対策は大変重要な課題となり、ますます静電気防止対策技術が必要になってくる。また、これらの対策は、施設計画時から総合的に構築する必要があり、電気設備、材料メーカーをはじめ関係各社と一体となって構築していかなければならない。今後も、総合的な静電気防止対策技術の高度化に努めてゆく所存である。

謝辞

本研究館の建設にあたっては、東北大学大見研究室をはじめ避雷針工事、接地工事を実施した(株)ユアテックならびに関係各社の多大なるご協力を頂きました。ここに、感謝の意を表します。

参考文献

- 1) クリーンルームシステム：山路幸郎，エアロゾル研究，8(4)，291-296，1993.
- 2) ビル設備における雷害防止対策：高橋健彦，電気設備学会誌 Vol. 18，(社)電気設備学会，1998.
- 3) クリーンルーム内の空気イオン化の効果：鈴木政典，クリーンテクノロジー，1992.

The Construction Project of Fluctuation Free Facility for New Information Industry of Tohoku University Part 3 Static Countermeasures

Kiyomitsu HASEGAWA, Tadahiro OHMI, Takahisa YAMADA, and Hirokazu SUZUKI

Abstract

The Fluctuation Free Facility for New Information Industry of Tohoku University has constructed a Fluctuation-Free Facility (FFF) to be used for research, development, and manufacture of advanced semiconductors.

This report presents an outline of the technologies for the prevention of static electricity and the ground-connection technology used to realize the FFF. It also presents an example of the measures applied to prevent static electricity and reports on the results of measurements of their effects in terms of the prevention of electric charge.

Keywords: static electricity, electric charge, electric potential, semiconductor, ground connection
